

[Previous Doc](#) [Next Doc](#) [Go to Doc#](#)
[First Hit](#)

☐ [Generate Collection](#)

L23: Entry 66 of 180

File: JPAB

Jun 12, 2001

PUB-NO: JP02001160766A
DOCUMENT-IDENTIFIER: JP 2001160766 A
TITLE: DUPLEXER AND COMMUNICATION MACHINE EQUIPMENT

JP 2001-160766

PUBN-DATE: June 12, 2001

INVENTOR-INFORMATION:

NAME

COUNTRY

ATOKAWA, SUKEYUKI

ASSIGNEE-INFORMATION:

NAME

COUNTRY

MURATA MFG CO LTD

APPL-NO: JP2000282425

APPL-DATE: September 18, 2000

PRIORITY-DATA: 1999JP-7010 (September 21, 1999)

INT-CL (IPC): H04B 1/50; H01P 1/15; H03H 7/12; H03H 7/46

ABSTRACT:

PROBLEM TO BE SOLVED: To provide small communication machine equipment which is suitable for the communication system of a wide band and narrow separation and whose characteristic is satisfactory.

SOLUTION: A transmission filter constituted of a frequency variable filter where PIN diodes D1 and D2 are connected to dielectric resonators R1 and R2 and a reception filter provided with two surface acoustic wave filters SF1 and SF2 and a switch circuit SW are installed. The transmission filter can select any frequency band in frequency bands divided in accordance with the applied voltage of a voltage control terminal CONT1. The reception filter can select the surface acoustic wave filter SF1 or SF2 in accordance with the applied voltage of a voltage control terminal CONT2.

COPYRIGHT: (C)2001,JPO

[Previous Doc](#) [Next Doc](#) [Go to Doc#](#)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-160766

(P2001-160766A)

(43) 公開日 平成13年6月12日 (2001.6.12)

(51) Int.Cl. ⁷	識別記号	F I	テームコード* (参考)
H 0 4 B 1/50		H 0 4 B 1/50	
H 0 1 P 1/15		H 0 1 P 1/15	
H 0 3 H 7/12		H 0 3 H 7/12	
7/46		7/46	C

審査請求 未請求 請求項の数10 O L (全 7 頁)

(21) 出願番号 特願2000-282425(P2000-282425)

(22) 出願日 平成12年9月18日 (2000.9.18)

(31) 優先権主張番号 特願平11-267010

(32) 優先日 平成11年9月21日 (1999.9.21)

(33) 優先権主張国 日本 (J P)

(71) 出願人 000006231

株式会社村田製作所

京都府長岡京市天神二丁目26番10号

(72) 発明者 後川 祐之

京都府長岡京市天神二丁目26番10号 株式

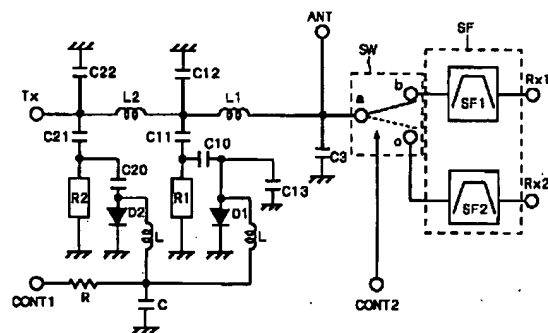
会社村田製作所内

(54) 【発明の名称】 デュプレクサ及び通信機装置

(57) 【要約】

【課題】 広帯域かつ狭セパレーションの通信システムに好適な小型かつ特性が良好なデュプレクサ及びそれを用いた通信機装置を提供する。

【解決手段】 誘電体共振器 R 1, R 2 に P I N ダイオード D 1, D 2 を接続した周波数可変型フィルタからなる送信フィルタと、2つの表面波フィルタ S F 1, S F 2 とスイッチ回路 S W を備えた受信フィルタとを備え、送信フィルタは電圧制御端子 C O N T 1 の印加電圧に応じて分割された周波数帯域のいずれかの周波数帯域を選択することができ、また受信フィルタは電圧制御端子 C O N T 2 の印加電圧に応じて表面波フィルタ S F 1, S F 2 のいずれか1つの表面波フィルタを選択することができる。



【特許請求の範囲】

【請求項1】 誘電体共振器にリアクタンス素子を介して電圧制御可能なインピーダンス可変素子を接続した周波数可変型フィルタからなる第1のフィルタと、複数の表面波フィルタと電圧制御可能なスイッチ回路を備え、スイッチ回路の電圧制御によりいずれか1つの表面波フィルタを選択できるようにした第2のフィルタと、を備えたことを特徴とするデュプレクサ。

【請求項2】 前記第2のフィルタのスイッチ回路が前記表面波フィルタの入力側及び出力側にそれぞれ接続されていることを特徴とする請求項1に記載のデュプレクサ。

【請求項3】 前記第1のフィルタと前記第2のフィルタを1つの基板上に配置一体化したことを特徴とする請求項1または請求項2に記載のデュプレクサ。

【請求項4】 前記第1のフィルタが送信フィルタであり、前記第2のフィルタが受信フィルタであることを特徴とする請求項1、請求項2または請求項3に記載のデュプレクサ。

【請求項5】 前記第1のフィルタが帯域阻止型フィルタであることを特徴とする請求項1、請求項2、請求項3または請求項4に記載のデュプレクサ。

【請求項6】 前記第2のフィルタが帯域通過型フィルタであることを特徴とする請求項1、請求項2、請求項3、請求項4または請求項5に記載のデュプレクサ。

【請求項7】 前記第1のフィルタのインピーダンス可変素子がPINダイオードであることを特徴とする請求項1、請求項2、請求項3、請求項4、請求項5または請求項6に記載のデュプレクサ。

【請求項8】 前記第2のフィルタのスイッチ回路がPINダイオードを用いて構成されていることを特徴とする請求項1、請求項2、請求項3、請求項4、請求項5、請求項6または請求項7に記載のデュプレクサ。

【請求項9】 前記第2のフィルタのスイッチ回路がGaAsスイッチであることを特徴とする請求項1、請求項2、請求項3、請求項4、請求項5、請求項6、請求項7または請求項8に記載のデュプレクサ。

【請求項10】 請求項1、請求項2、請求項3、請求項4、請求項5、請求項6、請求項7、請求項8または請求項9に記載のデュプレクサを備えたことを特徴とする通信機装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、例えばマイクロ波帯で使用されるデュプレクサ及び通信機装置に関する。

【0002】

【従来の技術】 例えば、国内のcdmaOne（登録商標）方式の携帯電話システムでは、周波数の割り当ては送信側が887～925MHz、受信側が832～87

0MHzであり、帯域幅は38MHzと広帯域で、両者のセパレーションは17MHzと狭いセパレーションである。また、最近、携帯電話等の移動通信機器の小型化が急速に進んでおり、これら通信機器に用いられるデュプレクサも小型化が要求されている。

【0003】 この小型化に対応するものとして、誘電体共振器にコンデンサ等のリアクタンス素子を介してPINダイオード等のインピーダンス可変素子を接続し、インピーダンス可変素子に対する印加電圧を制御することによって、共振周波数を変化させる周波数可変型フィルタを用いて送信フィルタ及び受信フィルタを構成したものが、このような周波数可変型フィルタを用いたデュプレクサは、それぞれのフィルタを構成する共振器の数（段数）を少なくすることで小型化を図っている。

【0004】 また、デュプレクサを小型化する方法として、送信フィルタに誘電体共振器を用い、受信フィルタに表面波フィルタを用いることが知られている（特開平5-95204号、特開平5-175879号参照）。これらのデュプレクサは、誘電体共振器に比べサイズの小さな表面波フィルタを受信フィルタに用いることで小型化を図っている。一般的に表面波フィルタは誘電体フィルタに比べ耐電力性が低いため、大電力が入力される送信フィルタに用いることは難しい。

【0005】

【発明が解決しようとする課題】 しかしながら、上記送受両フィルタに周波数可変型フィルタを用いたデュプレクサにおいては、ある程度の小型化を実現することはできるが、送信フィルタ及び受信フィルタの両フィルタに誘電体共振器を用いているため、さらなる小型化の要求には対応できないという問題がある。すなわち、誘電体共振器は他の部品に比べ比較的サイズが大きく、所定周波数で所定の寸法（共振器長）を必要とし、小型化が困難である。

【0006】 また、上記受信フィルタに表面波フィルタを用いたデュプレクサにおいては、小型化を図ることは可能であるが、表面波フィルタで上記cdmaOne方式のような広帯域の帯域幅を実現することは困難である。また、仮に広帯域を実現することができたとしても、高減衰量を得ることは難しく、かつ送信フィルタとの位相合成（送信周波数帯でインピーダンスをオープンとなるようにする）が困難であり、特に送信側特性が悪化するという問題が生じる。また、表面波フィルタの場合は誘電体共振器のようにPINダイオードを用いて周波数を可変することも不可能である。

【0007】 そこで、本発明の目的は、広帯域かつ狭セパレーションの通信システムに好適な小型かつ特性が良好なデュプレクサ及びそれを用いた通信機装置を提供することにある。

【0008】

【課題を解決するための手段】 上記目的を達成するため

に、本発明のデュプレクサは、誘電体共振器にリアクタンス素子を介して電圧制御可能なインピーダンス可変素子を接続した周波数可変型フィルタからなる第1のフィルタと、複数の表面波フィルタと電圧制御可能なスイッチ回路を備え、スイッチ回路の電圧制御によりいずれか1つの表面波フィルタを選択できるようにした第2のフィルタと、を備えている。すなわち、本発明のデュプレクサでは、第1のフィルタはインピーダンス可変素子を電圧制御することにより、分割された周波数帯域のいずれかの周波数帯域を選択することができ、また、第2のフィルタは分割した周波数帯域のいずれかの帯域を通過させる表面波フィルタを複数用いスイッチ回路を電圧制御することにより、いずれか1つの表面波フィルタを選択することができる。ここに、上記スイッチ回路は表面波フィルタの入力側に接続されるか、または表面波フィルタの入力側及び出力側に接続される。

【0009】上記の構成によれば、第1のフィルタと第2のフィルタを相手方フィルタの周波数に対応させてそれぞれの通過帯域を切り替えることにより、見かけ上、送信周波数帯域と受信周波数帯域が狭くなると共に両者のセパレーションが大きくなるので、狭帯域の表面波フィルタを用いることができ、充分な減衰量を得ることができる。また、スイッチ回路を用いていずれかの表面波フィルタを選択しているため、それぞれの帯域は狭帯域となり相手方フィルタとの位相合成を容易にかつ良好に行うことができ、位相合成のミスマッチによる送信または受信特性の劣化が防止され、良好な送受信特性を得ることができる。

【0010】すなわち、第1のフィルタに周波数可変型フィルタを用い、かつ第2のフィルタに表面波フィルタを用いることにより、小型化を図ることができるとともに、広帯域かつ狭セパレーションの通信システムに好適な特性を得ることができる。

【0011】そして、第1のフィルタと第2のフィルタを1つの基板上に配置して一体化することにより、取り扱いが容易になるとともに、安定で良好な特性を得ることができる。

【0012】また、一般的に大電力駆動となる送信フィルタに耐電力性の高い第1のフィルタ（誘電体共振器の構成）を用い、小電力駆動となる受信フィルタに耐電力性の低い第2のフィルタ（表面波フィルタ）を用いることが望ましい。

【0013】また、第1のフィルタを帯域阻止型フィルタで構成し、第2のフィルタを帯域通過型フィルタで構成する。また、前記第1のフィルタのインピーダンス可変素子としてPINダイオードを用い、第2のフィルタのスイッチ回路としてPINダイオードで構成したスイッチ回路あるいはGaAsスイッチを用いることができる。

【0014】また、本発明に係る通信機装置は、上記の

特徴を有する誘電体フィルタまたはデュプレクサを備えて構成されるので、小型かつ特性が良好なものとなる。

【0015】

【発明の実施の形態】本発明の第1実施形態に係るデュプレクサの回路構成を図1に示す。このデュプレクサは、送信信号と受信信号の周波数帯域をそれぞれ2つの帯域に分割して利用するように構成されたものであり、周波数可変型フィルタからなる第1のフィルタと、複数の表面波フィルタとスイッチ回路を備えた第2のフィルタとを備えている。本実施形態では、第1のフィルタを送信フィルタとして用い電圧制御端子CONT1の印加電圧に応じて送信周波数帯域の上下いずれか一方の帯域を通過させ、第2のフィルタを受信フィルタとして用い電圧制御端子CONT2の印加電圧に応じて受信周波数帯域の上下いずれか一方の帯域を通過させる。

【0016】送信フィルタは誘電体共振器R1、R2を備え、これら共振器R1、R2の一方端を接地し、他方端と接地との間にコンデンサC11、C12及びC21、C22をそれぞれ接続し、コンデンサC11、C12の接続点とコンデンサC21、C22の接続点との間にインダクタL2を接続している。この構成により共振器R1とコンデンサC11からなる共振系と共振器R2とコンデンサC21からなる共振系のそれぞれの共振周波数を減衰極とする帯域阻止型フィルタ（BEF）を構成している。コンデンサC21、C22の接続点は送信端子Txに接続され、コンデンサC11、C12の接続点とアンテナ端子ANTとの間にインダクタL1、アンテナ端子ANTと接地間にコンデンサC3を接続している。インダクタL1とコンデンサC3とで受信フィルタの通過帯域で反射位相が開放（オープン）となるように位相合成している。

【0017】送信フィルタの共振器R1、R2と接地との間には、PINダイオードD1とコンデンサC10の直列回路、及びPINダイオードD2とコンデンサC20の直列回路をそれぞれ接続し、電圧制御端子CONT1とPINダイオードD1、D2との間にインダクタL、抵抗R及びコンデンサCからなる高周波遮断回路を設けている。この構成により、誘電体共振器の数（段数）を少なくして送信フィルタの小型化を図っている。

【0018】なお、PINダイオードD1と接地の間に設けたコンデンサC13は歪み特性を改善するためのものである。誘電体共振器R1、R2は、筒状誘電体と、筒状誘電体の外周面に設けられた外導体と、筒状誘電体の内周面に設けられた内導体とで構成され、一端開放、他端短絡の $\lambda/4$ 型の誘電体同軸共振器である。

【0019】一方、受信フィルタは2つの表面波フィルタSF1、SF2とスイッチ回路SWを備えている。アンテナ端子ANTにスイッチ回路SWの共通端aを接続し、表面波フィルタSF1、SF2の入力端子をそれぞれスイッチ回路SWの接点b、cに接続している。表面

波フィルタSF1, SF2はそれぞれ帯域通過型フィルタ(BPF)であり、1つのケースに収納された2入力2出力タイプの表面波フィルタ装置SFを用いている。このように、表面波フィルタを用いることにより、受信フィルタを大幅に小型化している。

【0020】スイッチ回路SWは電圧制御端子CONT2を備え、電圧制御端子CONT2の印加電圧により接点の切り替えを行う電圧制御可能な回路であり、例えば、図2に示すような回路が用いられる。図2において、符号a, b, c、CONT2は図1に示すものに対応している。図2に示すスイッチ回路SWは、接点b、cの間にコンデンサC41、 $\lambda/4$ 位相回路P1、PINダイオードD42、コンデンサC42をこの順に直列接続し、コンデンサC41と $\lambda/4$ 位相回路P1との接続点と接地との間にPINダイオードD41、 $\lambda/4$ 位相回路P1とPINダイオードD42の接続点と端子aとの間にコンデンサC43を接続し、PINダイオードD42とコンデンサC42の接続点と電圧制御端子CONT2との間に $\lambda/4$ 位相回路P2と抵抗R及びコンデンサCからなる高周波遮断回路を設けている。

【0021】なお、スイッチ回路SWは図2に示すものに限るものではなく、ダイオードを用いた他の回路構成であってもよく、またはGaAsスイッチを用いてもよい。

【0022】また、送信フィルタとの良好な位相合成が得られない場合は、アンテナ端子ANTとスイッチ回路との間に、またはスイッチ回路内に、例えばインダクタ等の位相合成要素が付加される。

【0023】次に、本実施形態のデュプレクサの動作について説明する。このデュプレクサは送信回路系から送信端子Txに入力された送信信号を送信フィルタを介してアンテナ端子ANTから出力するとともに、アンテナ端子ANTから入力された受信信号を送信フィルタを介して受信端子Rx1, Rx2から受信回路系に出力する。

【0024】送信フィルタにおいて、電圧制御端子CONT1に制御電圧として正の所定電圧を印加するとPINダイオードD1, D2はON(導通)状態となり、共振器R1, R2にコンデンサC10, C20が実質的に並列接続されることになり、送信フィルタの2つの共振系の減衰極周波数はともに低くなる。逆に、制御電圧として0Vまたは負の電圧を印加するとPINダイオードD1, D2はOFF(遮断)状態となり、コンデンサC10, C20が共振器R1, R2から切り離され、2つの共振系の減衰極周波数はともに高くなる。この2つの共振系の減衰極による減衰帯域が受信周波数帯域である。このように、送信フィルタは電圧制御端子CONT1に印加される電圧を制御することにより、2つの異なる減衰帯域を持つことができる。

【0025】一方、受信フィルタにおいて、電圧制御端

子CONT2に正の所定の電圧を印加するとスイッチ回路SWは接点bに切り替わり、表面波フィルタSF1がアンテナ端子ANTに接続される。また、電圧制御端子CONT2に0Vまたは負の電圧を印加するとスイッチ回路SWは接点cに切り替わり、表面波フィルタSF2がアンテナ端子ANTに接続される。このように、受信フィルタは電圧制御端子CONT2に印加される電圧を制御することにより、2つの表面波フィルタのいずれか一方の表面波フィルタを選択することができる。

【0026】次に、このデュプレクサを国内のcdmaOne方式の携帯電話システム(送信帯域887~925MHz、受信帯域832~870MHz)に適用した場合について説明する。表面波フィルタSF1は832~846MHz、表面波フィルタSF2は860~870MHzの通過帯域型フィルタが用いられる。

【0027】電圧制御端子CONT1に3Vを印加したとき、送信フィルタは受信帯域の低域側832~846MHzの受信帯域信号を阻止し、送信帯域の低域側887~901MHzの送信帯域信号を通過させる。電圧制御端子CONT1に0Vを印加したとき、送信フィルタは受信帯域の高域側860~870MHzの受信帯域信号を阻止し、送信帯域の高域側915~925MHzの送信帯域信号を通過させる。

【0028】一方、電圧制御端子CONT2に3Vを印加したとき、受信フィルタでは表面波フィルタSF1が選択され、受信帯域の低域側832~846MHzの受信帯域信号を通過させる。電圧制御端子CONT2に0Vを印加したとき、受信フィルタでは表面波フィルタSF2が選択され、受信帯域の高域側860~870MHzの受信帯域信号を通過させる。

【0029】このデュプレクサでは電圧制御端子CONT1, CONT2の電圧制御は同期して行われる。これにより、送信フィルタの送信帯域と受信フィルタの受信帯域のセパレーションを、電圧制御端子CONT1, CONT2に3Vを印加したときに41MHz(送信帯域の低域周波数887MHzと受信帯域の高域周波数846MHzとの差)とすることができ、また電圧制御端子CONT1, CONT2に0Vを印加したときに45MHz(送信帯域の低域周波数915MHzと受信帯域の高域周波数870MHzとの差)とすることができる。すなわち、送信フィルタの送信帯域と受信フィルタの受信帯域のセパレーションを、携帯電話システム(cdmaOne方式のシステム)の送信帯域と受信帯域のセパレーション17MHzよりも大きくすることができる。また、送信及び受信フィルタの阻止帯域または通過帯域を通信システムの帯域の約半分としており、それぞれのフィルタを狭帯域とすることができるので、相手方フィルタとの位相合成を容易にかつ良好に行うことができる。したがって、位相合成のミスマッチによる挿入損失の劣化を抑えることができる。また、表面波フィルタを

複数個用いることにより、広帯域化に限界ある表面波フィルタを用いることが可能となる。

【0030】上記のデュプレクサは、例えば図3に示すように、一枚の基板10上に構成部品の全てを配置（実装）し、ケース（図示省略）を装着またはケース内に収納して一体化して製造される。基板10の下面にもそれぞれの端子が形成されており、表面実装可能な構造となっている。図3において各符号は図1に示すものに対応している。誘電体共振器R1、R2のサイズは約2mm×2mm×7mmである。表面波フィルタ装置SFは、1つのパッケージ内に2つの表面波フィルタSF1、SF2を内蔵しており、表面波フィルタSF1、SF2はそれぞれ独立した入力端子、出力端子を備えており、2入力2出力タイプの構造のものである。表面波フィルタ装置SFのサイズは約3.8mm×3.8mm×2.0mmである。このように、一体化した1つの部品とすることにより、取り扱いを容易にするともに、安定で良好な特性を実現している。

【0031】なお、上記実施形態では電圧制御端子を2つ（CONT1、CONT2）設けているが、これを接続して1つの電圧制御端子としてもよい。

【0032】次に、第2実施形態に係るデュプレクサを図4に示す。第1実施形態ではスイッチ回路SWを表面波フィルタ装置SF（SF1、SF2）の入力側1つ設けたもので説明したが、図4に示すデュプレクサでは表面波フィルタ装置SFの入力側にスイッチ回路SW1を設け、出力側にもスイッチ回路SW2を設けている。この場合、受信フィルタの受信端子Rxを1つとすることができる。なお、本実施形態では、電圧制御端子CONT1を1つとしている。

【0033】次に、第3実施形態に係るデュプレクサを図5に示す。図5に示すデュプレクサは、受信フィルタに3つの表面波フィルタSF1、SF2、SF3を用い、これを3接点切り替えの電圧制御可能なスイッチ回路SW1、SW2を表面波フィルタSF1、SF2、SF3の入力側、出力側に設けている。スイッチ回路SW1、SW2の電圧制御端子CONT2の印加電圧を制御することにより、いずれか1つの表面波フィルタを選択できるように構成している。各表面波フィルタSF1、SF2、SF3は通信システムの受信帯域を3つに分割した周波数帯域のいずれかを通過させる帯域通過型フィルタである。これにより、それぞれの表面波フィルタをより狭帯域の設計とすることができ、特性が良好な表面波フィルタを採用することができる。逆により広帯域の周波数帯域を有する通信システムにも表面波フィルタを用いることができる。

【0034】なお、上記各実施形態では、送信フィルタとして帯域阻止型の周波数可変型フィルタを用いたもので説明したが、これに限るものではなく、受信フィルタとして帯域通過型の周波数可変型フィルタを用いるよう

にしてもよい。また、周波数可変型フィルタを構成する誘電体共振器の数や回路構成も上記実施形態に限定されるものではなく、インピーダンス可変素子として可変容量ダイオード（バクタダイオード）または電界効果型トランジスタ（FET）を用いて構成したものでもよい。

【0035】また、上記実施形態では、送信フィルタに第1のフィルタ（周波数可変型フィルタ）、受信フィルタに第2のフィルタ（表面波フィルタ）を用いたもので説明したが、送信電力の小さな小電力の通信システムに適用する場合には、第1のフィルタを受信フィルタ、第2のフィルタを送信フィルタとして用いることもできる。

【0036】次に、本発明の第4実施形態に係る通信機装置の構成を図6に示す。図6において、122はアンテナ、123はデュプレクサ、124は送信フィルタ、125は受信フィルタ、126は送信回路、127は受信回路である。デュプレクサのアンテナ端子ANTはアンテナ122に、送信端子Txは送信回路126に接続され、受信端子Rxは受信回路127に接続されて通信機装置が構成される。

【0037】ここに、デュプレクサ123として、上記各実施形態のデュプレクサを使用することができる。本発明に係るデュプレクサを用いることにより、小型かつ特性が良好な通信機装置を実現することができる。

【0038】

【発明の効果】以上説明したように、本発明に係るデュプレクサによれば、電圧制御で送信及び受信フィルタの通過帯域を切り替えることにより、送信帯域及び受信帯域を狭帯域とすることができかつ両者のセパレーションを大きくとることができる。したがって、第1のフィルタに誘電体共振器からなる周波数可変型フィルタを用い、かつ第2のフィルタに表面波フィルタを用いて、小型化を図ることができる。また、表面波フィルタとして狭帯域のものを用いることができるので、第1のフィルタとの位相合成が容易となり、良好な送受信特性を得ることができる。

【0039】また、本発明に係るデュプレクサを用いることにより、小型かつ特性が良好な通信機装置を得ることができる。

【図面の簡単な説明】

【図1】本発明の第1実施形態に係るデュプレクサの回路構成である。

【図2】本発明に用いられるスイッチ回路の一例を示す回路図である。

【図3】本発明の第1実施形態に係るデュプレクサの構造を示す平面図である。

【図4】本発明の第2実施形態に係るデュプレクサの回路構成である。

【図5】本発明の第3実施形態に係るデュプレクサの回

路構成である。

【図6】本発明の第4実施形態に係る通信機装置のプロ
ック図である。

【符号の説明】

R1, R2

誘電体共振器

D1, D2, D41, D42 ダイオード

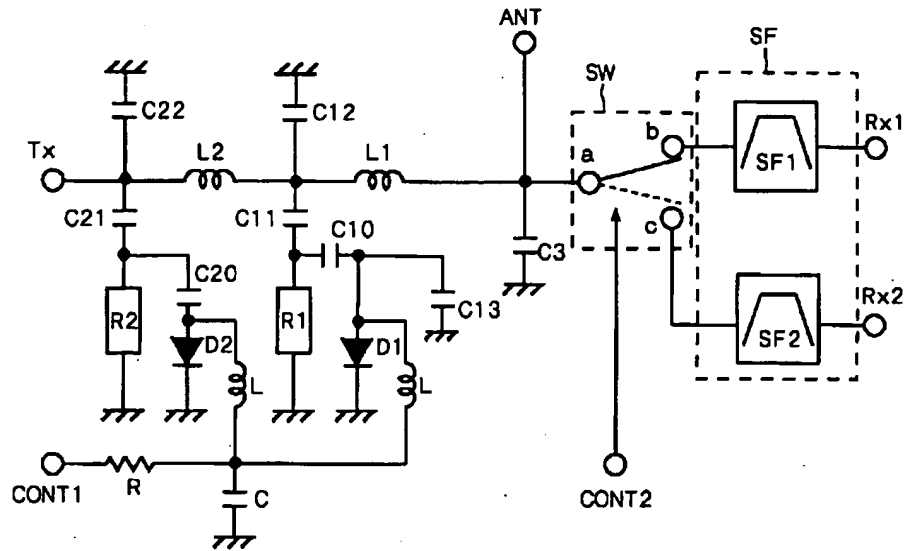
SF 表面波装置

SF1, SF2, SF3 表面波フィルタ

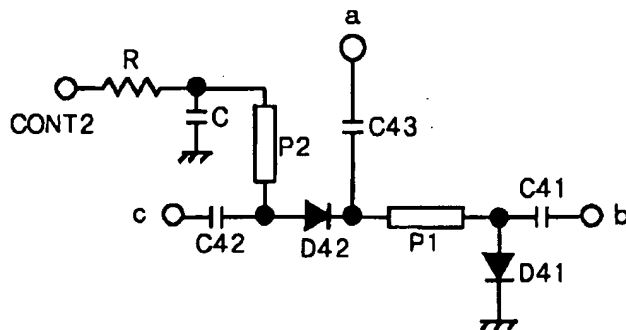
SW, SW1, SW2 スイッチ回路

CONT1, CONT2 電圧制御端子

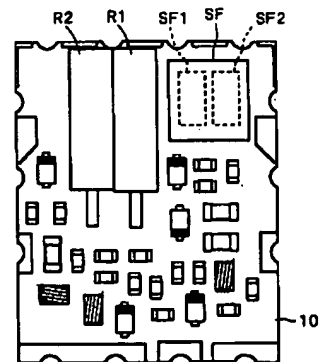
【図1】



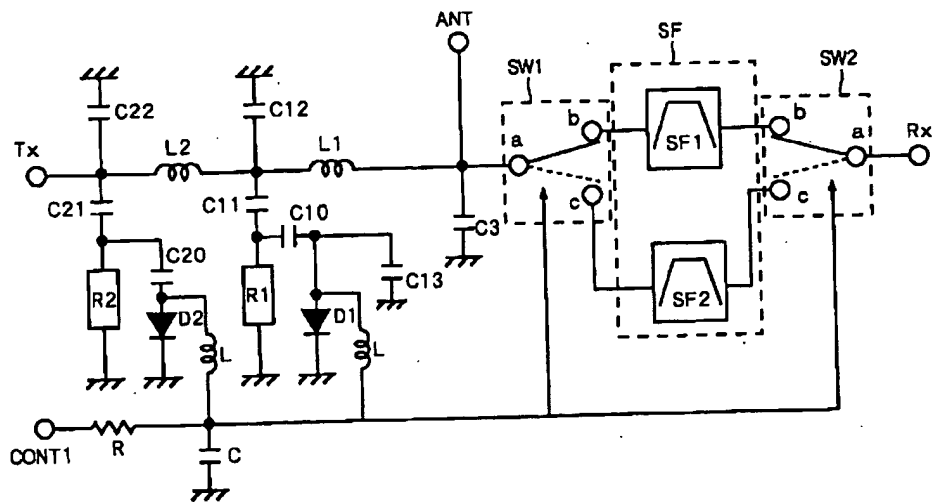
【図2】



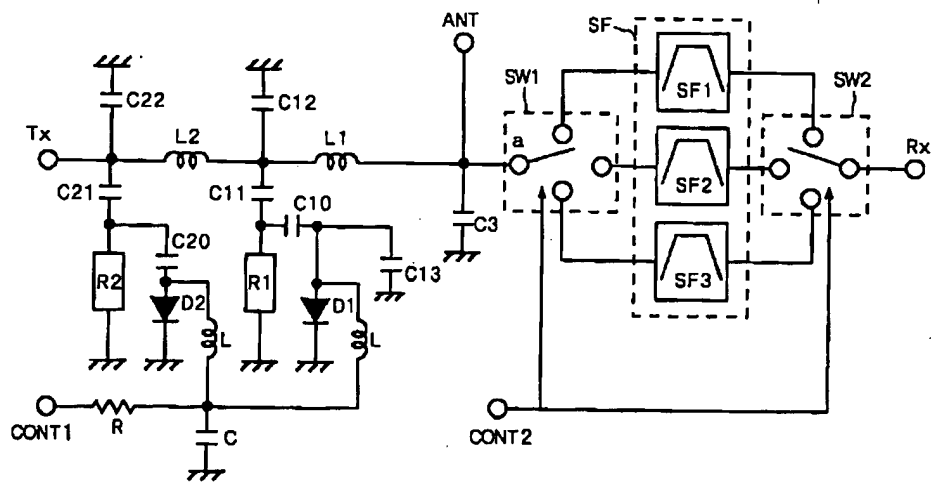
【図3】



【図4】



【図5】



【図6】

